İkinci Nesil Akım Taşıyıcı (CCII) Kullanılarak Yapılan Topraklanmış Endüktans Simülatörü

A Grounded Inductance Simulator Employing Second-Generation Current Conveyor (CCII)

Erkan YÜCE[1], *Fırat YÜCEL*[2]

[1]Elektrik-Elektronik Mühendisliği Bölümü
Pamukkale Üniversitesi
erkanyuce@yahoo.com

[2]Enformatik Bölümü
Akdeniz Üniversitesi
fyucel@akdeniz.edu.tr

Özet

Bu çalışmada, üç adet negatif tip ikinci nesil akım taşıyıcı (CCII-) kullanılarak yapılan yeni bir CMOS topraklanmış endüktans simülatörü anlatılmaktadır. Hazırlanan endüktans simülatörü on bir adet MOS transistör, dört adet topraklanmış direnç ve bir adet topraklanmış kapasitörden oluşmaktadır. Bu nedenle devre, tümleşik devre üretimi açısından kullanışlıdır. Hazırlanan edüktörün frekans ve zaman ortamındaki davranışını göstermek için, 0.25 µm TSMC CMOS teknolojisi kullanılarak SPICE programında simülasyonlar gerçekleştirilmiştir. Ayrıca, tasarlanan devre, bant geçiren, alçak geçiren ve yüksek geçiren süzgeç uygulamalarında kullanılmıştır. Yapılan simülasyonlar, hazırlanan endüktans simülatörünün performansını ve çalışabilir olduğunu göstermektedir.

Abstract

In this paper, a new CMOS grounded inductor simulator based on using three CCII-s is presented. The introduced inductor simulator includes eleven MOS transistors, four grounded resistors and a grounded capacitor. Therefore, it is suitable for integrated circuit (IC) fabrication. To demonstrate the frequency and time-domain behavior of the proposed inductor, we performed simulations with SPICE program using 0.25-µm TSMC CMOS technology. Also, introduced circuit is applied to band-pass, low-pass and high-pass filter applications. All of the simulations verify the workability and performance of the proposed inductor simulator.

1. Giriş

CMOS endüktans simülatörleri; süzgeçler, osilatörler, faz kaydırıcılar ve düşük gürültü yükselteçleri gibi birçok tümleşik devre uygulamasında kullanılmaktadır. Fiziksel endükstanlar, genellikle elektronik konfigürasyonlarda tercih edilmezler; çünkü karakteristikleri, ideal eleman özelliklerinden çok uzaktır. Aynı zamanda, geniş bir yonga alanına gereksinim duymaktadırlar ve düşük kalite faktörüne (Q) sahiptirler [1]. Diğer taraftan, CMOS-tabanlı endüktans simülatörleri ise az yer kaplama, yüksek kalite faktörü ve ayarlanabilirlik özelliklerine sahiptir [2].

Literatürde, birçok değişik CMOS tabanlı endüktans simülatörü bulunmaktadır. En bilinenleri, op-amplarla veya ikinci nesil akım taşıyıcılarla (CCII) yapılmaktadır [3]. Endüktans simülatörleri, modern analog tümleşik devrelerin tasarımında büyük bir öneme sahiptir. Endüktörleri gerçekleştirmek için, akım taşıyıcıların geniş bant genişliği, yüksek derecede doğrusallık ve geniş dinamik aralık gibi özelliklerinden yararlanılmıştır [3, 4]. CCII'lar, Sedra ve Smith (1970) tarafından bulunmuştur ve ilk olarak CCII-tabanlı bir gratör tasarlanmıştır [5]. Bundan sonra yapılan bazı çalışmalarda ise akım taşıyıcılar (CC) kullanılarak endüktörler tasarlanmıştır [3, 6-10]. Daha sonraki çalışmalarda, endüktans simülatörleri ve yüzen endüktörlerin Q-faktör [11-13], parazitik empedans etkisi [14, 15], ayarlanabilirlik [11], düşük frekans performansı [16], pasif eleman sayısı [17, 18] ve termal gürültü [19] gibi bazı parametreleri iyileştirilmiştir. Ayrıca, CMOS endüktörler, RF bant geçiren süzgeçlerin tasarımında da tercih edilmiştir. [2, 20-23] Yedi adet MOSFET kullanılarak gerçekleştirilen ve iki kontrol akımına sahip bir aktif endüktör, Tang vd. (2009) tarafından tasarlanmıştır [12]. Altı adet MOSFET kullanılarak gerçekleştirilen, tek kontrol akımına sahip diğer bir aktif ayarlanabilir endüktör, Minaei ve Yuce (2012) tarafından gerçekleştirilmiştir [24]. İki CC kullanılarak gerçekleştirilen bir hibrit yüzen endüktör, Maundy vd. (2007) tarafından yayınlanmıştır [25]. Ayrıca, aktif endüktör tabanlı transformatörler ve gerilim kontrollü osilatörler, yukarıda sözü edilen çalışmalarda geliştirilmiştir [26].

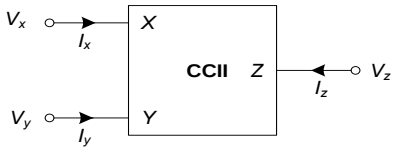
Sedra&Smith tarafından önerilen [5]'teki devre ile bu makalede tasarlanan devre şu şekilde karşılaştırılabilir. Pasif elemanların seçimine göre, önerilen devre, hem frekansla artan, hem de frekansla azalan, negatif, frekansa bağımlı

direnç (FDNR) verebilir. Fakat Sedra&Smith tarafından önerilen devre [5], sadece frekansla azalan, negatif, frekansa bağımlı direnç verir.

Bu çalışmada, yukarıda sözü edilen endüktans simülatörü tasarımları incelenerek; üç adet negatif tip ikinci nesil akım taşıyıcı (CCII-) ile gerçekleştirilebilen bir topraklanmış endüktans simülatörü tasarlanmıştır. Tasarlanan devre, sadece on bir adet MOSFET, dört adet topraklanmış direnç ve bir topraklanmış kapasitör içermektedir. Hazırlanan devrenin ana avantajı, bir adet topraklanmış kapasitör ile yapılmış olmasıdır. Ayrıca, hazırlanan devre az sayıda pasif elemanla gerçeklenebilmektedir. SPICE programında gerçekleştirilen simülasyonlar, aynı zamanda kuramı desteklemektedir.

2. Devre Teorisi

2.1. İkinci Nesil Akım Taşıyıcılar

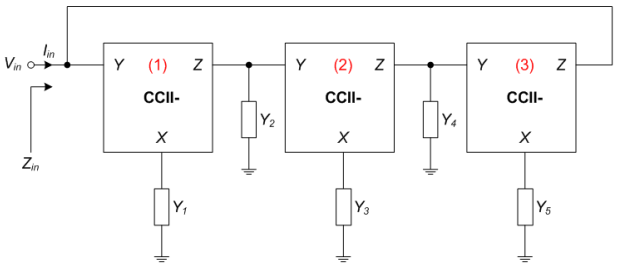


Şekil 1: CCII sembolü.

Elektriksel sembolü Şekil 1'de verilen CCII, üç terminalli bir aktif elemandır. CCII, aşağıdaki matris formunda tanımlanabilir:

$$\begin{bmatrix} V_x \\ I_y \\ I_z \end{bmatrix} = \begin{bmatrix} \beta & 0 \\ 0 & 0 \\ 0 & \pm\alpha \end{bmatrix} \begin{bmatrix} V_y \\ I_x \end{bmatrix} \qquad (1)$$

Burada α ve β, sırasıyla, ideal olmayan akım ve gerilim kazançlarıdır. α'nın işareti, CCII elemanının tipini göstermektedir. $-\alpha$, negatif tip CCII (CCII-) elemanını ifade ederken; $+\alpha$ ise CCII+ elemanını tanımlar. Denklem (1)'de düşük frekanslarda $\alpha = 1-\varepsilon_i$ ($|\varepsilon_i|<<1$) ve $\beta = 1-\varepsilon_v$ ($|\varepsilon_v|<<1$) şeklinde ifade edilebilir. α ve β parametreleri, ideal olarak bire eşittir ve frekanstan bağımsızdır.



Şekil 3: Tasarlanan endüktans simülatörü blok şeması.

3. Topraklanmış Endüktans Simülatörünün Tasarımı

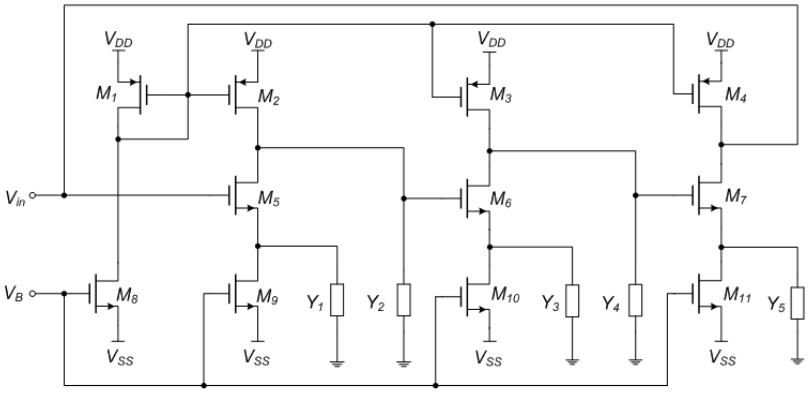
Topraklanmış endüktans simülatörü oluşturmak için hazırlanan devre, Şekil 3'te gösterilmektedir. Devre, üç adet negatif tip CCII, dört adet topraklanmış direnç ve bir adet topraklanmış kapasitörden oluşmaktadır. Ayrıca CCII- elemanlarının içyapısı gösterilerek tasarlanan devre, Şekil 2'de verilmiştir [27]. Bu devrede, tüm transistörlerin gövdeleri, ilgili transistörün kaynak ucuna bağlanmıştır. Bütün transistörlerin, n-tipi MOSFET'ler için $V_{GS} > V_{TN}$ ve $V_{DS} > V_{GS} - V_{TN}$; p-tipi MOSFET'ler için ise benzer şekilde, $V_{SG} > |V_{TP}|$ ve $V_{SD} > V_{SG} - |V_{TP}|$ koşullarının sağlandığı doyum bölgesinde bulunduğu varsayılmıştır. Burada, V_{TN} ve V_{TP}, sırasıyla, NMOS ve PMOS transistörlerin eşik gerilimlerini ifade etmektedir.

Üç adet CCII- elemanının Şekil 3'teki gibi bağlanmasıyla, bir endüktans simülatörü elde edilir. Şekil 2'deki devrenin eşdeğer endüktansı aşağıdaki gibidir:

$$Z_{in} = \frac{Y_2 Y_4}{Y_1 Y_3 Y_5} \qquad (2)$$

Burada, $Y_1 = 1/R_1$, $Y_2 = 1/R_2$, $Y_3 = 1/R_3$ ve $Y_5 = 1/R_5$ elemanları direnç, $Y_4 = sC$ ise kapasitör olarak seçilmiştir. Bu nedenle, Z_{in},

$$Z_{in}(s) = \frac{sCR_1R_3R_5}{R_2} = sL_{eq} \qquad (3)$$



Şekil 2: Tasarlanan endüktans simülatörü devre şeması.

olarak ifade edilebilir. Burada, R_n (n = 1, 2, 3, 5) ve C, sırasıyla pasif elemanların dirençlerini ve kapasitesini ifade etmektedir. Devrenin L_{eq} eşdeğer endüktansı aşağıdaki şekilde bulunur:

$$L_{eq} = \frac{CR_1R_3R_5}{R_2} \quad (4)$$

Ayrıca, devrenin ideal olmayan akım ve gerilim kazançları elde edildiğinde, eşdeğer ideal olmayan Z_{in} empedansı,

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{Y_2Y_4}{\alpha_1\alpha_2\alpha_3\beta_1\beta_2\beta_3Y_1Y_3Y_5} \quad (5)$$

olarak elde edilir.

4. Simülasyonlar

V_B = -0.35V öngerilim uygulanan Şekil 2'deki devrenin simetrik dc güç kaynağı gerilimleri, SPICE simülasyonlarını gerçekleştirmek üzere ±1.25 V olarak seçilmiştir. Tüm NMOS ve PMOS transistörlerin gövdeleri, ilgili transistörün kaynak ucuna bağlıdır. Simülasyonlar; [28]'deki level 49 0.25 µm Taiwan Semiconductor Manufacturing Company, Ltd. (TSMC) CMOS teknolojisi parametreleri kullanılarak gerçekleştirilmiştir. Devrede kullanılan CMOS'ların boyutları Çizelge 1'de verilmiştir.

Çizelge 1: CMOS transistörlerin boyutları

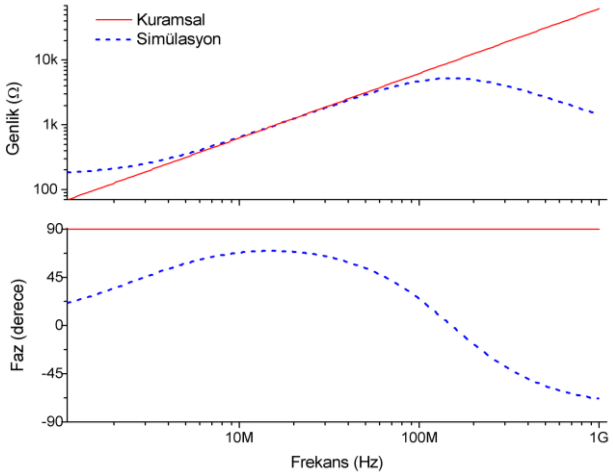
Eleman Tipi	W (µm) / L (µm)
PMOS transistörler $M_1 - M_4$	7/0.5
NMOS transistörler $M_5 - M_{11}$	45/0.5

Devredeki pasif elemanlar; R_1 = R_2 = R_3 = R_4 = 1 kΩ ve C = 10 pF olarak seçilmiştir. Frekansa bağlı olarak geliştirilen endüktans simülatörünün empedansının genlik ve faz tepkisi, Şekil 4'de gösterilmiştir.

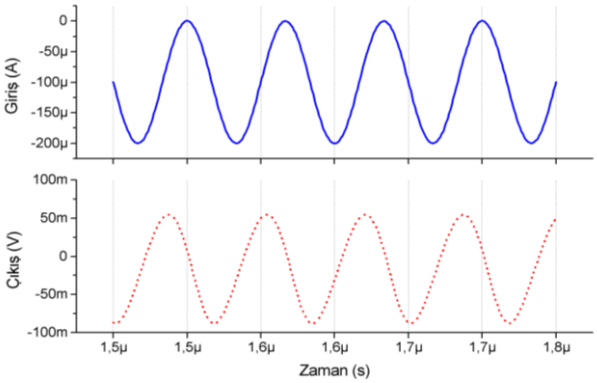
Zaman ortamında gerçekleştirilen analiz için, Şekil 5'teki devreye 15 MHz ve ±50 µA'lik bir sinüsoidal akım uygulanmıştır. Devrenin toplam harmonik bozulma (THD) oranı, % 3.32 olarak ölçülmüştür. Giriş akımının genliği azaltılarak, bu değer % 3'ün altına çekilebilir. Sinüsoidal giriş için endüktans simülatörünün zaman ortamı gösterimi, Şekil 5'te verilmiştir.

Şekil 2'deki endüktans simülatörü, C = 10 pF elemanının % 20 değişimi için 200 iterasyonlu Monte Carlo analizi ile simüle edilmiştir. Genlik ve faz tepkileri, Şekil 6'da görüldüğü gibidir.

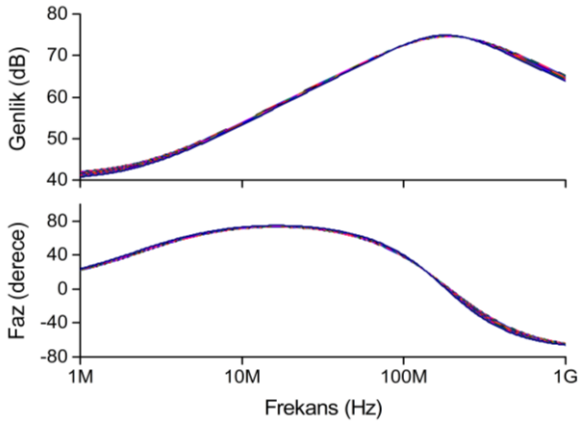
Şekil 2'teki devrede M_5, M_6 ve M_7 transistörlerinin genişlik (W) değerlerinin 40 µm ile 50 µm aralığında değiştirilmesi ile gerçekleştirilen 200 iterasyonlu Monte Carlo analizinin genlik ve faz tepkileri, Şekil 7'de görülmektedir.



Şekil 4: Genlik ve faz tepkisi.

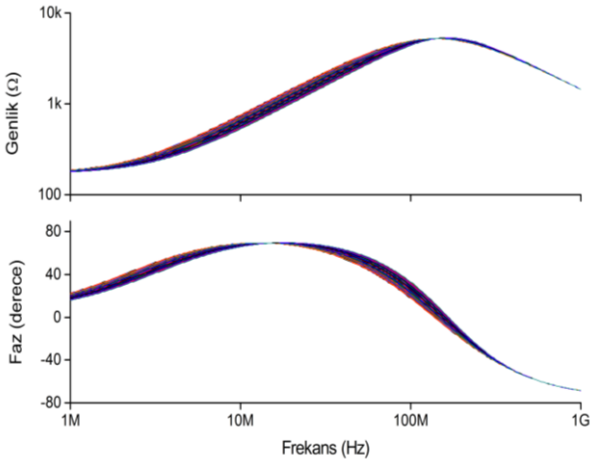


Şekil 5: Zaman ortamı gösterimi.

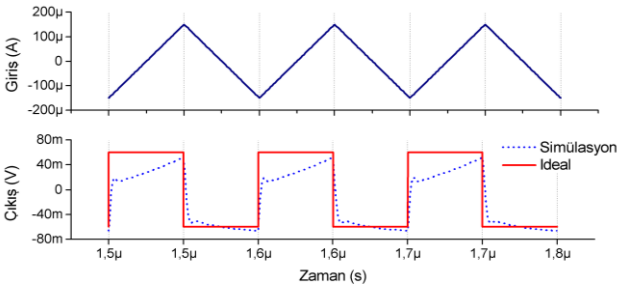


Şekil 6: C değerinin değişimi için Monte Carlo analizi.

Hazırlanan endüktans simülatörünün zaman ortamındaki performansını göstermek için, hazırlanan endüktans simülatörüne (L_{eq} = 10 µH), kare dalga çıkış sinyali elde etmek üzere, 0.15 mV tepe değerine sahip bir üçgen giriş akımı uygulanmıştır. Sonuçlar, üçgen girişe verilen zaman ortamı tepkisi Şekil 8'de görülmektedir.

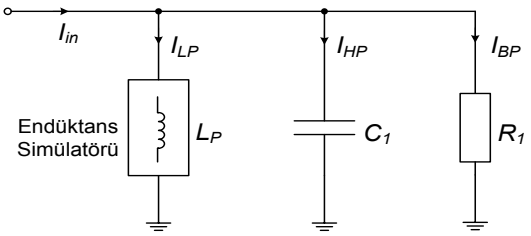


Şekil 7: M_5, M_6 ve M_7 transistörlerinin *W* değeri için Monte Carlo analizi.



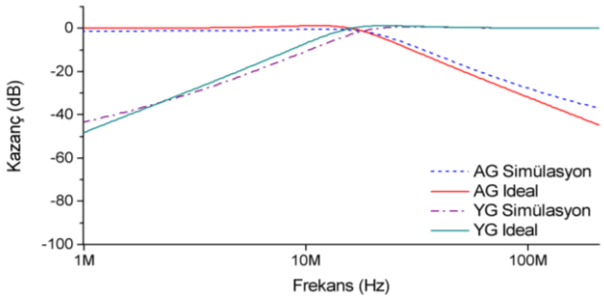
Şekil 8: Üçgen girişe verilen zaman ortamı tepkisi.

Ayrıca, hazırlanan endüktans simülatörü devresi, Şekil 9'da görüldüğü üzere bir paralel rezonans devresinin gerçekleştirilmesi için kullanılmıştır. Bu devrede; L_p, C_1 ve R_1 değerleri, sırasıyla, 10 µH, 0.1 nF ve 5 kΩ olarak seçilmiştir.

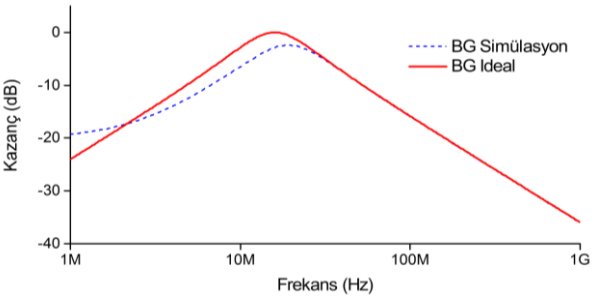


Şekil 9: Süzgeç uygulaması için kullanılan paralel rezonans devresi.

Tasarlanan devrenin ideal ve simülasyon olarak alçak-geçiren (AG) ile yüksek-geçiren (YG) tepkileri, Şekil 10'da gösterilmektedir. İdeal ve simülasyonda elde edilen sonuçlar birbirine yakın çıkmakla birlikte, kazançta oluşan değişimler CMOS transistörlerin ideal olmayan etkilerinden kaynaklanmaktadır. Ayrıca, tasarlanan devrenin ideal ve simüle edilen bant-geçiren (BG) tepkisi Şekil 11'de verilmektedir.



Şekil 10: Şekil 9'daki devrenin ideal durum ve simülasyon için alçak geçiren ve yüksek geçiren tepkisi.



Şekil 11: Şekil 9'daki devrenin ideal durum ve simülasyon için bant geçiren tepkisi.

5. Sonuçlar

Bu çalışmada tasarlanan endüktans simülatörü, üç adet CCII-elemanı kullanılarak gerçekleştirilmiştir. Önerilen simülatör, on bir adet MOS transistör, dört adet topraklı direnç ve bir topraklı kapasitör ile oluşturulmuştur. Hazırlanan devrede tüm MOS transistörler, doyum bölgesinde çalışmaktadır. SPICE programında gerçekleştirilen simülasyonlar, kuramı desteklemektedir. Hazırlanan devre, bant-geçiren, alçak-geçiren ve yüksek-geçiren süzgeç uygulamalarında kullanılmıştır. Yapılan simülasyonlar, devrenin çalışabilirliği ve performansını ortaya koymaktadır.

6. Kaynaklar

[1] Piwowarska, E. and Sidlarewicz, A., "Analysis of Spiral Inductor Model in CMOS Circuit", *International Conference of the Mixed Design of Integrated Circuits and System (MIXDES 2006)*, 2006.

[2] Uyanık, H. and Tarım, N., "Compact Low Voltage High-Q CMOS Active Inductor Suitable for RF Applications", *Analog Integrated Circuits and Signal Processing*, vol. 51, no.3, pp. 191-194, 2007.

[3] Yuce, E., Minaei, S. and Cicekoglu, O., "Limitations of the Simulated Inductors Based on a Single Current Conveyor", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no.12, pp. 2860-2867, 2006.

[4] Ferri, G. and Guerrini, N.C., "Low-Voltage Low-Power CMOS Current Conveyors", Kluwer Academic Publishers, 2003.

[5] Sedra, A. and Smith, K., "A Second-Generation Current Conveyor and Its Applications", *IEEE Transactions on Circuit Theory*, vol. 17**,** no.1, pp. 132-134, 1970.

[6] Yuce, E., Minaei, S. and Çiçekoğlu, O., "A Novel Grounded Inductor Realization Using a Minimum Number of Active and Passive Components", *ETRI Journal*, vol. 27, no. 4, pp. 427-432, Aug. 2005.

[7] Cicekoglu, O., "New Current Conveyor Based Active-Gyrator Implementation", *Microelectronics Journal*, vol. 29, no. 8, pp. 525-528, 1998.

[8] Cicekoglu, M. O., "Active Simulation of Grounded Inductors with CCII+s and Grounded Passive Elements", *International Journal of Electronics*, vol. 85, no.4, pp. 455-462 , 1998.

[9] Zeki, A. and Toker, A., "DXCCII-Based Tunable Gyrator", *AEU - International Journal of Electronics and Communications*, vol. 59, no. 1, pp. 59-62, 2005.

[10] Kaçar, F., "New Lossless Inductance Simulators Realization Using a Minimum Active and Passive Components", *Microelectronics Journal*, vol. 41, no.2-3, pp. 109-113, 2010.

[11] Reja, M.M., Filanovsky, I.M., and Moez, K., "Wide Tunable CMOS Active Inductor", *Electronics Letters*, vol. 44**,** no. 25, pp. 1461-1463, 2008.

[12] Tang, A., F. Yuan, and Law, E., "A New Constant-Q CMOS Active Inductor with Applications to Low-Noise Oscillators", *Analog Integrated Circuits and Signal Processing*, vol. 58 no. 1, pp. 77-80, 2009.

[13] Maundy, B. and Gift, S.J.G., "Active Grounded Inductor Circuit", *International Journal of Electronics*, vol. 98, no. 5, pp. 555-567, 2011.

[14] Yuce, E., "Negative Impedance Converter with Reduced Nonideal Gain and Parasitic Impedance Effects", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 55 no. 1, pp. 276-283, 2008.

[15] Yuce, E., "On the Realization of the Floating Simulators Using Only Grounded Passive Components", *Analog Integrated Circuits and Signal Processing*, vol. 49 no. 2, pp. 161-166, 2006.

[16] Yuce, E., "Grounded Inductor Simulators With Improved Low-Frequency Performances", *IEEE Transactions on Instrumentation and Measurement*, vol. 57 no. 5, pp. 1079-1084, 2008.

[17] Yuce, E. and Minaei, S., "A Modified CFOA and Its Applications to Simulated Inductors, Capacitance Multipliers, and Analog Filters", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 55, no. 1, pp. 266-275, 2008.

[18] Yuce, E., "Novel Lossless and Lossy Grounded Inductor Simulators Consisting of a Canonical Number of Components", *Analog Integrated Circuits and Signal Processing*, vol. 59 no. 1, pp. 77-82, 2009.

[19] Krishnamurthy, V., El-Sankary, S., K., and El-Masry, E., "Noise-Cancelling CMOS Active Inductor and Its Application in RF Band-Pass Filter Design", *International Journal of Microwave Science and Technology*, vol. 2010, Article ID 980957, 2010.

[20] Hara, S., Tokumitsu, T., Tanaka, T. And Aikawa, M., "Broad-Band Monolithic Microwave Active Inductor and Its Application to Miniaturized Wide-Band Amplifiers", *IEEE Transactions on Microwave Theory and Techniques*, vol. 36 no. 12, pp. 1920-1924, 1988.

[21] Thanachayanont, A., "A 1.5-V CMOS Fully Differential Inductorless RF Bandpass Amplifier", *International Symposium on Circuits and Systems (ISCAS 2001)*, 2001.

[22] Yue, W., Xiaohui D., Ismail, M., Olsson, H., "RF Bandpass Filter Design Based on CMOS Active Inductors", *Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 50 no. 12, pp. 942-949, 2003.

[23] Weng, R.M. and Kuo, R.C, "An ω_0-Q Tunable CMOS Active Inductor for RF Bandpass Filters", *International Symposium on Signals, Systems and Electronics, (ISSSE '07)*, 2007.

[24] Minaei, S. and Yuce, E., "A Simple CMOS-based Inductor Simulator and Frequency Performance Improvement Techniques", online published**,** *.AEU - International Journal of Electronics and Communications*, 2012.

[25] Maundy, B., Gift, S. and Aronhime, P., "A Novel Hybrid Active Inductor", *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 54 no. 8, pp. 663-667, 2007.

[26] Tang, A., Yuan, F., and Law, E., "CMOS Active Transformers and Their Applications in Voltage-Controlled Quadrature Oscillators", *Analog Integrated Circuits and Signal Processing*, vol. 62 no. 1, pp. 83-90, 2010.

[27] Bruun, E., "A combined first and second-generation current conveyor structure", *International Journal of Electronics*, vol. 78, pp. 911-923, 1995.

[28] Yuce, E., Minaei, S. and Cicekoglu, O., "Full-Wave Rectifier Realization Using Only Two CCII+s and NMOS Transistors", *International Journal of Electronics*, vol. 93 no. 8, pp. 533-541, 2006.